

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-271707

(43)Date of publication of application : 08.10.1999

(51)Int.Cl. G02F 1/133

G09G 3/36

(21)Application number : 10-070239 (71)Applicant : TOSHIBA CORP

(22)Date of filing : 19.03.1998 (72)Inventor : FUJIWARA HISAO

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To speedily discharge electric charges accumulated in a capacitive component and to prevent deterioration of a liquid crystal material and degradation in picture quality of printing by switching the input/output potentials to and from a driving circuit to specific potentials when a power-off or abnormal state is detected.

SOLUTION: A power detecting circuit 1 when detecting a power-off state outputs signals SW1 and SW2 for turning off switch circuits 2 to 5 (logical level 0) to respective driving circuits. When the signal SW1 enters the state of the logical level 0, the switch circuit 4 holds the reference signal input to a signal line driver 8 at the ground potential, so the signal voltage inputted from the signal line driver 8 to a pixel electrode of a liquid crystal panel 6 becomes 0 V (ground potential). Further, the switch circuit 3 connects the counter electrode of the liquid crystal

panel 6 to the ground potential, so the counter electrode potential becomes 0 V. Therefore, electric charges accumulated in the liquid crystal capacitors of the respective pixels and capacitors between signal line counter electrodes can be all discharged.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of application
other than the examiner's decision of
rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

CLAIMS

[Claim(s)]

[Claim 1] The liquid crystal panel which has two or more pixels constituted on both sides of a liquid crystal layer between the 1st electrode and the 2nd

electrode which counters this, The 1st actuation circuit which supplies a display signal level to said 1st electrode, and the 2nd actuation circuit which supplies an opposite electrical potential difference to said 2nd electrode, When a detection means to detect the OFF state or abnormal condition of a power source, and this detection means detect the OFF state or abnormal condition of a power source The liquid crystal display characterized by having the 1st switch means which emits the charge accumulated in the capacity component of said liquid crystal layer by switching the input to said 1st actuation circuit, and the output from said 2nd actuation circuit to predetermined potential.

[Claim 2] The liquid crystal display according to claim 1 characterized by having further the 2nd switch means which switches the input to the 3rd actuation circuit for choosing each pixel of said liquid crystal panel to predetermined potential after switching the input to said 1st actuation circuit, and the output from said 2nd actuation circuit to predetermined potential with said 1st switch means.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to a liquid crystal display.

[0002]

[Description of the Prior Art] Many liquid crystal displays (LCD) also to pocket devices, such as calculators including the display of OA equipment, such as a personal computer, a word processor, and EWS, an Electronic Book, a display of an electronic notebook, Carrying TV, and a cellular phone, are used. This has a small liquid crystal display compared with other displays (Cathode Ray Tube), for example, CRT, PDP(s) (Plasma Display Panel), etc., and originates in having the description that display quality is also high with the low power.

[0003] However, at the thing using the liquid crystal ingredient which has the memory nature which has spontaneous polarization, such as LCD which has switching elements, such as a thin film transistor (TFT:Thin Film Transistor), especially FLC (Ferroelectric Liquid Crystal), and AFLC (Anti Ferroelectric Liquid Crystal), for example in a pixel, since the status signal is held to the pixel, a circuit may carry out termination of operation in the condition [having held the status signal to the pixel at the time of power-source OFF]. Therefore, since the impedance of a liquid crystal actuation circuit becomes high from the usual actuation condition, i.e., the condition of ****(ing) the image, when a power source is intercepted, the charge of the status signal accumulated in the pixel will remain for a long time. Consequently, there is a problem of producing degradation of display quality, such as degradation of a liquid crystal ingredient and seizure of a screen, like [when driving liquid crystal by direct current].

[0004] The block diagram of the conventional liquid crystal display is shown in drawing 10 . The power source (Pwr) for operating the circuit in a picture signal (DATA), the synchronizing signal (SYNC) for displaying the picture signal on a liquid crystal panel, and a liquid crystal display is inputted into a liquid crystal display. In a liquid crystal display, the control signal for operating each actuation circuit by the display controller 7 is created based on these signals.

[0005] In the signal-line driver 8, a status signal (SIG), a synchronizing signal (STH), and a clock signal (CPH) are inputted from the display controller 7, and the status signal corresponding to the incorporated status signal (SIG) is supplied to a liquid crystal panel 6 with reference to the reference signal (Vref) which displays on a liquid crystal panel with an output-control signal (OEX). In a gate driver 9, a scan signal is supplied to a liquid crystal panel 6 one by one with the scan start signal (STV) from the display controller 7, a clock signal (CPV), and an output-control signal (OEY). In the counterelectrode actuation circuit 11, the counterelectrode driving signal Vcom is supplied to a liquid crystal panel 6 with the display polarity control signal (POL) from the display controller 7.

[0006] Moreover, to circuits other than a logical circuit, such as the signal-line

driver 8, a gate driver 9, the counterelectrode actuation circuit 11, and the reference signal generating circuit 12, the supply voltage (Pwr) supplied from the outside by DC-DC converter 10 is changed by required supply voltage in each circuit.

[0007] Considering the case where the power source (Pwr) currently supplied to the **** display shown in drawing 10 becomes off, and circuit actuation stops, the flash when supply voltage (Pwr) was turned off serves as an equal circuit as shown in drawing 11 . In addition, the equal circuit inside [liquid crystal display panel 6] the equal circuit of drawing 11 shows 1 pixel of the liquid crystal display panel 6, and many pixels which consist of TFT(s) etc. exist in the actual liquid crystal panel 6.

[0008] In the example shown in drawing 11 , after a power source will be in an OFF state The charge accumulated in the liquid crystal capacity Clcp of a pixel, and the capacity Clcs between signal-line counterelectrodes Although it discharges through the impedance (the output impedance Zx1 of the signal-line driver 8, the output impedance Zy1 of a gate driver -9, output impedance Zcom1 of a counterelectrode actuation circuit) of each driver connected to the liquid crystal panel The flash of power-source OFF has the output impedance of DC-DC converter 10 other than these output impedances, and the charge accumulated in the liquid crystal capacity Clcp of a pixel and the capacity Clcs between signal-line counterelectrodes does not discharge in an instant. Moreover, most charges of the status signal written in the liquid crystal capacity Clcp of a pixel when it was unfixed by the scan condition of a liquid crystal panel 6 whether TFT is an ON state or it is an OFF state and its TFT was OFF do not discharge.

[0009] An equal circuit when the power source in the condition, i.e., an actuation circuit, that time amount passed for a while and the power source was thoroughly intercepted after power-source off becomes 0 volt thoroughly is shown drawing 12 . Although the pixel of a liquid crystal panel 6 is connected to a gland through the output impedance of each driver also where a power source is intercepted thoroughly, the charge which remained in the capacity Clcs between signal-line

counterelectrodes discharges with time amount progress and it goes as shown in drawing 12 Since the charge which remained in the liquid crystal capacity Cl_{cp} of a pixel has off TFT of all the pixels of the liquid crystal panel 6 interior, even after the charge of the capacity Cl_{cs} between signal-line counterelectrodes discharges, it will remain for a while.

[0010] Thus, since it becomes a phenomenon equivalent to the case where liquid crystal is driven by long duration direct current when a charge remains in the pixel electrode capacitance Cl_{cp} and the capacity Cl_{cs} between signal-line counterelectrodes inside a liquid crystal panel, the problem of causing lowering of the dependability by degradation of a liquid crystal ingredient and deterioration of the image quality by printing phenomenon generating arises.

[0011]

[Problem(s) to be Solved by the Invention] As stated above, when a power source was turned off, with the conventional liquid crystal display, there was a problem that deterioration of image quality, such as degradation of a liquid crystal ingredient and printing, arose, by remaining without discharging, while the charge accumulated in the capacity component in a liquid crystal panel is for a while (or when abnormalities arise to a power source).

[0012] When this invention is made to the above-mentioned conventional technical problem and a power source is intercepted, the charge accumulated in the capacity component in a liquid crystal panel is made to discharge quickly, and it aims at offering the liquid crystal display which can prevent image quality lowering of degradation of a liquid crystal ingredient, printing, etc.

[0013]

[Means for Solving the Problem] The liquid crystal panel which has two or more pixels which the liquid crystal display concerning this invention consists of on both sides of a liquid crystal layer between the 1st electrode and the 2nd electrode which counters this, The 1st actuation circuit which supplies a display signal level to said 1st electrode, and the 2nd actuation circuit which supplies an opposite electrical potential difference to said 2nd electrode, When a detection

means to detect the OFF state or abnormal condition of a power source, and this detection means detect the OFF state or abnormal condition of a power source. By switching the input to said 1st actuation circuit, and the output from said 2nd actuation circuit to predetermined potential, it is characterized by having the 1st switch means which emits the charge accumulated in the capacity component of said liquid crystal layer.

[0014] Since according to this invention the charge accumulated in the capacity component of each pixel by switching the input potential to the 1st actuation circuit and the output potential from said 2nd actuation circuit to predetermined potential can be quickly discharged when the OFF state or abnormal condition of a power source is detected, image quality lowering or degradation of a liquid crystal ingredient, printing, etc. can be prevented. To the liquid crystal display using the liquid crystal ingredient which has especially spontaneous polarization (or spontaneous polarization [Proper] by which induction is carried out by impressing electric field), such as FLC and AFLC, the above-mentioned effectiveness can be notably done so.

[0015] In addition, in the liquid crystal display of the active-matrix mold which prepared the switching element for every pixel, the 1st electrode is equivalent to a pixel electrode, the 2nd electrode is equivalent to a counterelectrode, and a signal-line actuation circuit and the 2nd actuation circuit are equivalent to a counterelectrode actuation circuit for the 1st actuation circuit. Moreover, as for the input potential to the 1st actuation circuit switched by the 1st switch means, and the output potential from said 2nd actuation circuit, it is desirable to consider as the same potential (for touch-down potential to be desirable).

[0016] Moreover, in said invention, after switching the input to the 1st actuation circuit, and the output from the 2nd actuation circuit to predetermined potential with the 1st switch means, it is desirable to have further the 2nd switch means which switches the input to the 3rd actuation circuit (it corresponds to a scanning-line actuation circuit) for choosing each pixel of said liquid crystal panel to predetermined potential (touch-down potential is desirable). By adopting such a

configuration, the charge more effectively accumulated in the capacity component of each pixel can be discharged.

[0017]

[Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained with reference to a drawing. Drawing 1 shows the block diagram of the liquid crystal display concerning the 1st operation gestalt of this invention.

[0018] The supply voltage (Pwr) for operating the circuit in the synchronizing signal (SYNC) for displaying a picture signal (DATA) and a picture signal on a liquid crystal panel and a liquid crystal display is inputted into the liquid crystal display shown in drawing 1 . In a liquid crystal display, the control signal for operating each actuation circuit by the display controller 7 is created based on these signals.

[0019] In the signal-line driver 8, a status signal (SIG), a synchronizing signal (STH), and a clock signal (CPH) are inputted from the display controller 7, and the status signal corresponding to the incorporated status signal (SIG) is supplied to the pixel electrode in a liquid crystal panel 6 through a signal line with reference to the reference signal (Vref) which displays on a liquid crystal panel with an output-control signal (OEX). In a gate driver 9, a scan signal is supplied to each TFT in a liquid crystal panel 6 one by one with the scan start signal (STV) from the display controller 7, a clock signal (CPV), and an output-control signal (OEY). In the counterelectrode actuation circuit 11, the counterelectrode driving signal Vcom is supplied to the counterelectrode in a liquid crystal panel 6 with the display polarity control signal (POL) from the display controller 7.

[0020] Moreover, to circuits other than a logical circuit, such as the signal-line driver 8, a gate driver 9, the counterelectrode actuation circuit 11, and the reference signal generating circuit 12, the supply voltage (Pwr) supplied from the outside by DC-DC converter 10 is transformed into required supply voltage in each circuit.

[0021] In the liquid crystal display of this operation gestalt, the supply voltage (Pwr) supplied from the outside is inputted into the power-source detector 1 other

than DC-DC converter 10. By supervising fluctuation of supply voltage in this power-source detector 1, the OFF state or supply voltage abnormal condition of a power source is detected. Moreover, the output impedance of each actuation circuit of a liquid crystal panel 6 is low-impedance-ized by controlling the switching circuits 2-5 connected to each actuation circuit based on the detection result of the power-source detector 1.

[0022] The example of a configuration of the power-source detector 1 is shown in drawing 2. In the circuit of drawing 2, supply voltage (Pwr) was divided by resistance R1 and R2, and fluctuation of supply voltage is detected by comparing the divided electrical-potential-difference value with reference voltage levels VZ1 and VZ2. That is, when the divided supply voltage value falls rather than reference voltage levels VZ1 and VZ2, this is detected as power-source OFF. When power-source OFF is detected, the signals SW1-SW2 which turn OFF (zero of logical level) switching circuits 2-5 are outputted to each actuation circuit. Moreover, a signal SW3 is a signal supplied to the display controller 7, with this signal SW3, by the display controller 7, always turns ON (logical level 1) the scan start signal (STV) supplied to a gate driver 9, and makes an ON state the gate of all TFT(s) of the liquid crystal panel 6 interior.

[0023] The example of a configuration of switching circuits 2-5 is shown in drawing 3. The switching circuit used for an actuation circuit has the function which chooses one side of the 2 inputs, even if the power source is disconnected like a relay, and it is desirable that it is a switch with a fully low impedance also in the time of power-source OFF. Moreover, it is necessary to constitute the selection input of a switching circuit so that touch-down potential may be chosen at the time of power-source OFF.

[0024] drawing 4 -- switching circuits 2-5 -- OFF (logical level 0) -- carrying out -- the total of the liquid crystal panel 6 interior -- the timing chart of the signals SW1-SW3 when performing the writing for making the gate of TFT into an ON state and making the maintenance charge to each pixel electrode into zero is shown. The reference voltage levels VZ1 and VZ2 in the power-source detector 1

are set up so that it may become the minimum electrical potential difference on which a $VZ1 > VZ2$ logical circuit can operate. Moreover, it is required to set up the capacity of the bypass capacitor 13 to the supply voltage (Pwr) inside a liquid crystal display so that the sag of supply voltage (Pwr) may serve as time-of-concentration > 1 frame period from VZ1 to VZ2.

[0025] The equal circuit of the actuation circuit in the case of performing the signal writing whose signal SW1 which controls switching circuits 2-5 SW1 makes an ON state the condition of logical level 1, i.e., the gate of all TFT(s) of the liquid crystal panel 6 interior, and makes the maintenance charge of each pixel electrode drawing 5 in the state of logical level 0 at zero is shown. Drawing 5 has shown the equal circuit for 1 pixel in the signal-line driver 8 and a gate driver 9.

[0026] In the case of the circuit shown in drawing 5, a logical circuit is in the condition of operating, and although analog voltage (V_{ana}) and gate voltage (V_g) are changed somewhat, the signal-line driver 8 and a gate driver 9 can operate. Since the reference signal input to the signal-line driver 8 serves as touch-down potential by the switching circuit 4 when SW1 signal changes into the condition of logic REBERE 0, the signal level inputted into the pixel electrode of a liquid crystal panel 6 from the signal-line driver 8 becomes 0 volt (touch-down potential) from the display controller 7 irrespective of the status signal SIG inputted into the signal-line driver 8. Moreover, since the counterelectrode of a liquid crystal panel 6 is connected to touch-down potential by the switching circuit 3 when SW1 signal changes into the condition of logical level 0, counterelectrode potential becomes 0 volt (touch-down potential). Furthermore, since SW3 signal serves as logical level 1 simultaneously when SW1 signal changes into the condition of logical level 0, the display controller 7 always turns ON (logical level 1) the scan start signal (STV) supplied to a gate driver 9, and makes an ON state the gate of all TFT(s) of the liquid crystal panel 6 interior.

[0027] As mentioned above, GE 1 ** of all TFT(s) inside a liquid crystal panel will be in an ON state, and signal-line potential and counterelectrode potential turn

into touch-down potential. Therefore, all the charges accumulated in the liquid crystal capacity $Clcp$ of each pixel and the capacity $Clcs$ between signal-line counterelectrodes can be discharged.

[0028] Next, an equal circuit when SW1 and SW2 signal changes into the condition of logical level 0 is shown in drawing 6 . In this case, since the signal-line driver 8 and a gate driver 9 are connected to touch-down potential through a switching circuit, each terminal of a liquid crystal panel 6 and the impedance between glands can be reduced. Therefore, a power-source (Pwr) electrical potential difference falls suddenly, and in the state of logical level 0, since it can reduce each terminal of a liquid crystal panel 6, and the impedance between glands when time amount of the condition of logical level 1 is not fully able to be taken (i.e., even when SW2 signal is not fully able to discharge residual charge of the liquid crystal panel 6 interior), SW1 signal can make residence time of a charge shorter than before. Moreover, since the impedance between a liquid crystal panel and an actuation circuit is low made compared with the liquid crystal actuation circuit of the usual configuration, the electrostatic cure effectiveness also improves.

[0029] Next, the case where detect a power-source OFF state, and also the information on power-source OFF is given from the liquid crystal display outside as 2nd operation gestalt of this invention is explained using the block diagram shown in drawing 7 .

[0030] In the example of drawing 7 , the signal Poff of power-source OFF (logical level 0) is given from the outside. The point that this example differs from the example of drawing 1 is the configuration of the power-source detector 1. The circuitry of the power-source detector 1 used for the liquid crystal display shown in drawing 8 at drawing 7 is shown. That is, in the example of a configuration of the power-source detector 1 shown in drawing 8 , a power-source OFF state is detected by power-source detector 1 the very thing, and also the signal Poff of power-source OFF is detected in the power-source detector 1. Therefore, in this example, either of the power-source off signals Poff from fluctuation or the

outside of a power source will perform low impedance-ization of a liquid crystal actuation circuit.

[0031] Next, the 3rd operation gestalt of this invention is explained with reference to drawing 9 . This example makes zero residual charge inside a liquid crystal panel by switching the status signal SIG supplied to the signal-line driver 8 from the display controller 7 to the value corresponding to the signal of touch-down level.

[0032] When SW1 signal is in the condition of logical level 1 in the state of logical level 0 in the example of a configuration of drawing 9 (refer to drawing 4), SW2 signal by the display controller 7 with SW3 signal (logical level 1) While always turning ON (logical level 1) the scan start signal (STV) supplied to a gate driver 9 All logic signals, such as the status signal SIG supplied to the signal-line driver 8, a synchronizing signal STH, clock signal CPH, and the output-control signal OEX, are always fixed to touch-down level (or value used as the status signal nearest to touch-down level). Thereby, the gate of all TFT(s) inside a liquid crystal panel will be in an ON state, and signal-line potential and counterelectrode potential turn into touch-down potential.

[0033] Therefore, all the charges accumulated in the liquid crystal capacity V_{lcp} of each pixel and the capacity V_{lcs} between signal-line ***** can be discharged. Moreover, since the number of switching circuits is reducible, the low impedance-ized circuit of a liquid crystal actuation circuit is cheaply realizable.

[0034] In addition, when a power-source OFF state etc. is detected, you may make it switch the input of further others to a signal-line driver or a gate driver to predetermined potential (touch-down potential) in each above-mentioned operation gestalt in addition to the switch to the predetermined potential of the input to the signal-line driver and gate driver which were explained with each above-mentioned operation gestalt. In addition, it deforms within limits which do not deviate from the meaning variously, and this invention can be carried out.

[0035]

[Effect of the Invention] According to this invention, when the OFF state or

abnormal condition of a power source is detected, by switching the input and output of an actuation circuit to predetermined potential, the charge accumulated in the capacity component of each pixel can be discharged quickly, and it becomes possible to prevent image quality lowering or degradation of a liquid crystal ingredient, printing, etc.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The block diagram having shown the configuration of the liquid crystal display concerning the 1st operation gestalt of this invention.

[Drawing 2] Drawing having shown the example of a configuration of the power-source detector shown in drawing 1 .

[Drawing 3] Drawing having shown the example of a configuration of the switching circuit shown in drawing 1

[Drawing 4] Drawing having shown the timing of the power-source detector in the 1st operation gestalt of this invention of operation.

[Drawing 5] Drawing having shown the equal circuit at the time of the touch-down potential writing in the 1st operation gestalt of this invention.

[Drawing 6] Drawing having shown the equal circuit of the liquid crystal actuation circuit at the time of the power-source OFF in the 1st operation gestalt of this invention.

[Drawing 7] The block diagram having shown the configuration of the liquid crystal display concerning the 2nd operation gestalt of this invention.

[Drawing 8] Drawing having shown the example of a configuration of the power-source detector shown in drawing 7 .

[Drawing 9] The block diagram having shown the configuration of the liquid crystal display concerning the 3rd operation gestalt of this invention.

[Drawing 10] The block diagram having shown the configuration of the liquid crystal display concerning the conventional technique.

[Drawing 11] Drawing having shown the equal circuit of the flash which became power-source OFF in the liquid crystal display concerning the conventional technique.

[Drawing 12] Drawing having shown the equal circuit of the liquid crystal actuation circuit at the time of power-source OFF of the liquid crystal display concerning the conventional technique.

[Description of Notations]

1 -- Power-source detector

2, 3, 4, 5 -- Switching circuit

6 -- Liquid crystal panel

7 -- Display controller

8 -- Signal-line driver

9 -- Gate driver

10 -- DC-DC converter

11 -- Counterelectrode actuation circuit

12 -- Reference signal generating circuit

13 -- Bypass capacitor for supply voltage

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-271707

(43) 公開日 平成11年(1999)10月8日

(51) Int.Cl.⁶

識別記号

F I

G 0 2 F 1/133

5 0 5

G 0 2 F 1/133

5 0 5

G 0 9 G 3/36

G 0 9 G 3/36

審査請求 未請求 請求項の数 2 O L (全 8 頁)

(21) 出願番号

特願平10-70239

(22) 出願日

平成10年(1998)3月19日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 藤原 久男

神奈川県横浜市磯子区新磯子町33番地 株式会社東芝生産技術研究所内

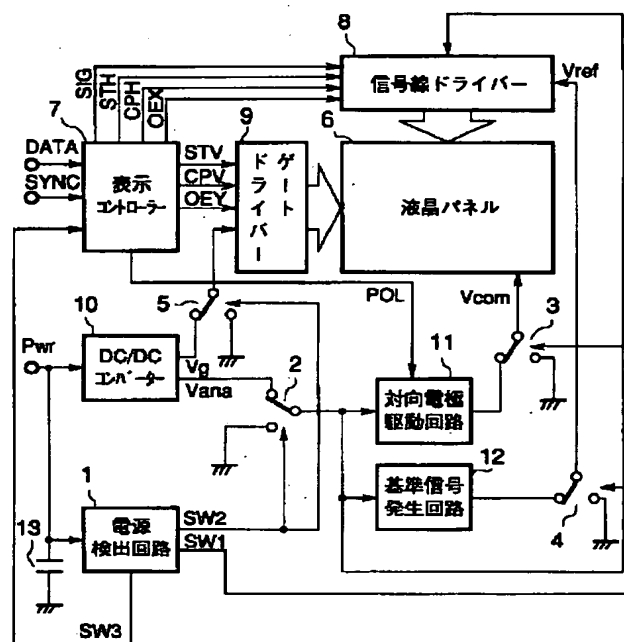
(74) 代理人 弁理士 鈴江 武彦 (外6名)

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 電源が遮断された場合に、液晶パネル内の容量成分に蓄積されている電荷を素早く放電させる。

【解決手段】 画素電極と対向電極との間に液晶層を挟んで構成される画素を複数有する液晶パネル6と、画素電極に表示信号電圧を供給する信号線駆動回路8と、対向電極に対向電圧を供給する対向電極駆動回路11と、電源のオフ状態又は異常状態を検出する検出回路1と、検出回路1で電源のオフ状態又は異常状態を検出したときに、信号線駆動回路8への入力及び対向電極駆動回路11からの出力を所定の電位に切り換えるスイッチ3、4とを有する。



【特許請求の範囲】

【請求項1】第1の電極とこれに対向する第2の電極との間に液晶層を挟んで構成される画素を複数有する液晶パネルと、前記第1の電極に表示信号電圧を供給する第1の駆動回路と、前記第2の電極に対向電圧を供給する第2の駆動回路と、電源のオフ状態又は異常状態を検出する検出手段と、この検出手段で電源のオフ状態又は異常状態を検出したときに、前記第1の駆動回路への入力及び前記第2の駆動回路からの出力を所定の電位に切り換えることにより、前記液晶層の容量成分に蓄積されている電荷を放出する第1の切り換え手段とを有することを特徴とする液晶表示装置。

【請求項2】前記第1の切り換え手段により前記第1の駆動回路への入力及び前記第2の駆動回路からの出力を所定の電位に切り換えた後、前記液晶パネルの各画素を選択するための第3の駆動回路への入力を所定の電位に切り換える第2の切り換え手段をさらに有することを特徴とする請求項1に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置に関する。

【0002】

【従来の技術】液晶表示装置(LCD)は、パーソナルコンピュータ、ワードプロセッサ、EWS等のOA機器のディスプレイをはじめとして、電卓、電子ブック、電子手帳の表示装置、携帯TV、携帯電話等の携帯機器にも多く利用されている。これは、液晶表示装置が他の表示装置、例えばCRT(Cathode Ray Tube)やPDP(Plasma Display Panel)等と比べて、小型で低消費電力で表示品質も高いという特徴を有することに起因している。

【0003】しかしながら、例えば画素に薄膜トランジスタ(TFT:Thin Film Transistor)などのスイッチング素子を有するLCD、特にFLC(Ferroelectric Liquid Crystal)やAFLC(Anti Ferroelectric Liquid Crystal)等の自発分極を有するメモリ性のある液晶材料を用いたものでは、画素に表示信号を保持しているため、電源オフ時に画素に表示信号を保持したままの状態でも回路が動作終了してしまう場合がある。したがって、電源が遮断された場合には、通常の駆動状態、つまり画像を表示している状態よりも液晶駆動回路のインピーダンスが高くなるため、画素に蓄積された表示信号の電荷が長時間残ってしまう。その結果、液晶を直流で駆動したときのように、液晶材料の劣化や画面の焼き付きなどの表示品質の劣化を生じてしまうという問題がある。

【0004】図10に、従来の液晶表示装置のブロック図を示す。液晶表示装置には、画像信号(DATA)と、その画像信号を液晶パネルに表示するための同期信

号(SYNC)、液晶表示装置内の回路を動作させるための電源(Pwr)が入力される。液晶表示装置では、これらの信号に基づき、表示コントローラ7で各駆動回路を動作させるための制御信号が作成される。

【0005】信号線ドライバ8では、表示コントローラ7から表示信号(SIG)、同期信号(STH)、クロック信号(CPH)を入力し、出力制御信号(OEX)により液晶パネルに表示を行う基準信号(Vref)を参照し、取り込んだ表示信号(SIG)に対応した表示信号を液晶パネル6へ供給する。ゲートドライバ9では、表示コントローラ7からの走査開始信号(STV)、クロック信号(CPV)、出力制御信号(OEY)により、順次液晶パネル6に走査信号を供給する。対向電極駆動回路11では、表示コントローラ7からの表示極性制御信号(POL)により、液晶パネル6に対して対向電極駆動信号Vcomを供給する。

【0006】また、信号線ドライバ8、ゲートドライバ9、対向電極駆動回路11、基準信号発生回路12など、ロジック回路以外の回路に対しては、DC/DCコンバータ10によって外部から供給される電源電圧(Pwr)を各回路で必要な電源電圧に変換される。

【0007】図10に示す液晶表示装置に供給されている電源(Pwr)がオフとなり回路動作が停止する場合を考えると、電源電圧(Pwr)がオフになった瞬間は図11に示すような等価回路となる。なお、図11の等価回路の液晶表示パネル6内部の等価回路は液晶表示パネル6の1画素を示したものであり、実際の液晶パネル6ではTFTなどで構成される画素が多数存在している。

【0008】図11に示す例では、電源がオフ状態となった後は、画素の液晶容量C_{lcp}や信号線対向電極間容量C_{lcs}に蓄積されている電荷は、液晶パネルに接続されている各ドライバのインピーダンス(信号線ドライバ8の出力インピーダンスZ_{x1}、ゲートドライバ9の出力インピーダンスZ_{y1}、対向電極駆動回路の出力インピーダンスZ_{com1})を通して放電されるが、電源オフの瞬間はこれらの出力インピーダンスの他にDC/DCコンバータ10の出力インピーダンスがあり、画素の液晶容量C_{lcp}や信号線対向電極間容量C_{lcs}に蓄積されている電荷は瞬時には放電されない。また、TFTがオン状態であるかオフ状態であるかは、液晶パネル6の走査状態によって不定であり、TFTがオフの場合には画素の液晶容量C_{lcp}に書き込まれた表示信号の電荷は殆ど放電されない。

【0009】電源オフ後に暫く時間が経過して完全に電源が遮断された状態、つまり駆動回路の電源が完全に0ボルトとなった場合の等価回路を図12示す。図12に示すように、電源が完全に遮断された状態でも液晶パネル6の画素は各ドライバの出力インピーダンスを通じてグラウンドへ接続されており、信号線対向電極間容量

C l c sに残留した電荷は時間経過とともに放電されて行くが、画素の液晶容量C l c pに残留した電荷は、液晶パネル6内部の全画素のT F Tがオフとなっているため、信号線対向電極間容量C l c sの電荷が放電された後も暫く残留する事になる。

【0010】このように、画素電極容量C l c pや液晶パネル内部の信号線対向電極間容量C l c sに電荷が残留した場合、液晶を長時間直流で駆動した場合と等価な現象となるため、液晶材料の劣化による信頼性の低下や、焼き付き現象発生による画質の低下を引き起こすという問題が生じる。

【0011】

【発明が解決しようとする課題】以上述べたように、従来の液晶表示装置では、電源がオフ状態になった場合（或いは電源に異常が生じた場合）、液晶パネル内の容量成分に蓄積されている電荷が暫くの間放電されずに残留していることにより、液晶材料の劣化や焼き付き等の画質の低下が生じるという問題があった。

【0012】本発明は上記従来の課題に対してなされたものであり、電源が遮断された場合に、液晶パネル内の容量成分に蓄積されている電荷を素早く放電させ、液晶材料の劣化や焼き付きなどの画質低下を防止することが可能な液晶表示装置を提供することを目的としている。

【0013】

【課題を解決するための手段】本発明に係る液晶表示装置は、第1の電極とこれに対向する第2の電極との間に液晶層を挟んで構成される画素を複数有する液晶パネルと、前記第1の電極に表示信号電圧を供給する第1の駆動回路と、前記第2の電極に対向電圧を供給する第2の駆動回路と、電源のオフ状態又は異常状態を検出する検出手段と、この検出手段で電源のオフ状態又は異常状態を検出したときに、前記第1の駆動回路への入力及び前記第2の駆動回路からの出力を所定の電位に切り換えることにより、前記液晶層の容量成分に蓄積されている電荷を放出する第1の切り換え手段とを有することを特徴とする。

【0014】本発明によれば、電源のオフ状態又は異常状態を検出したときに、第1の駆動回路への入力電位及び前記第2の駆動回路からの出力電位を所定の電位に切り換えることにより、各画素の容量成分に蓄積されている電荷を素早く放電することができるため、液晶材料の劣化や焼き付きなどの画質低下を防止することができる。特に、F L CやA F L C等の自発分極（固有の又は電場を印加することにより誘起される自発分極）を有する液晶材料を用いた液晶表示装置に対しては、上記の効果を顕著に奏することができる。

【0015】なお、各画素毎にスイッチング素子を設けたアクティブマトリクス型の液晶表示装置では、第1の電極は画素電極に、第2の電極は対向電極に対応し、第1の駆動回路は信号線駆動回路、第2の駆動回路は対向

電極駆動回路に対応する。また、第1の切り換え手段によって切り換えられる第1の駆動回路への入力電位及び前記第2の駆動回路からの出力電位は同一の電位（接地電位が好ましい）とすることが好ましい。

【0016】また、前記発明において、第1の切り換え手段により第1の駆動回路への入力及び第2の駆動回路からの出力を所定の電位に切り換えた後に、前記液晶パネルの各画素を選択するための第3の駆動回路（走査線駆動回路に対応）への入力を所定の電位（接地電位が好ましい）に切り換える第2の切り換え手段をさらに有することが好ましい。このような構成を採用することにより、より効果的に各画素の容量成分に蓄積されている電荷を放電することができる。

【0017】

【発明の実施の形態】以下、本発明の実施形態を図面を参照して説明する。図1は、本発明の第1の実施形態に係る液晶表示装置のブロック図を示したものである。

【0018】図1に示す液晶表示装置には、画像信号（DATA）、画像信号を液晶パネルに表示するための同期信号（SYNC）、液晶表示装置内の回路を動作させるための電源電圧（Pwr）が入力される。液晶表示装置では、これらの信号に基づき、表示コントローラ7で各駆動回路を動作させるための制御信号が作成される。

【0019】信号線ドライバー8では、表示コントローラ7から表示信号（SIG）、同期信号（STH）、クロック信号（CPH）を入力し、出力制御信号（OEX）により液晶パネルに表示を行う基準信号（Vref）を参照し、取り込んだ表示信号（SIG）に対応した表示信号を液晶パネル6内の画素電極へ信号線を通して供給する。ゲートドライバー9では、表示コントローラ7からの走査開始信号（STV）、クロック信号（CPV）、出力制御信号（OEY）により、順次液晶パネル6内の各T F Tに走査信号を供給する。対向電極駆動回路11では、表示コントローラ7からの表示極性制御信号（POL）により、液晶パネル6内の対向電極へ対向電極駆動信号Vcomを供給する。

【0020】また、信号線ドライバー8、ゲートドライバー9、対向電極駆動回路11、基準信号発生回路12など、ロジック回路以外の回路に対しては、DC/DCコンバーター10によって外部から供給される電源電圧（Pwr）が各回路に必要な電源電圧に変換される。

【0021】本実施形態の液晶表示装置では、外部から供給された電源電圧（Pwr）は、DC/DCコンバーター10の他に電源検出回路1に入力されている。この電源検出回路1において電源電圧の変動を監視する事により、電源のオフ状態或いは電源電圧異常状態を検出する。また、電源検出回路1の検出結果に基づいて各駆動回路に接続されているスイッチ回路2～5を制御することにより、液晶パネル6の各駆動回路の出力インピーダ

ンスを低インピーダンス化している。

【0022】図2に、電源検出回路1の構成例を示す。図2の回路では、電源電圧(Pwr)を抵抗R1とR2で分割し、分割した電圧値を基準電圧値VZ1及びVZ2と比較することにより電源電圧の変動を検出している。すなわち、分割した電源電圧値が基準電圧値VZ1及びVZ2よりも低下した場合には、これを電源オフとして検出する。電源オフを検出した場合には、スイッチ回路2～5をオフ(論理レベルのゼロ)にする信号SW1～SW2を各駆動回路に出力する。また、信号SW3は表示コントローラ7へ供給される信号であり、この信号SW3によって表示コントローラ7ではゲートドライバー9へ供給する走査開始信号(STV)を常時オン(論理レベル1)にし、液晶パネル6内部の全TFTのゲートをオン状態にする。

【0023】図3にスイッチ回路2～5の構成例を示す。駆動回路に使用するスイッチ回路は、例えばリレーのように電源が切断されていても2入力のうち的一方を選択する機能を有し、電源オフ時でも十分にインピーダンスが低いスイッチであることが望ましい。また、スイッチ回路の選択入力は電源オフ時に接地電位を選択するように構成する必要がある。

【0024】図4に、スイッチ回路2～5をオフ(論理レベル0)にし、液晶パネル6内部の全TFTのゲートをオン状態にして、各画素電極への保持電荷を零にするための書き込みを行うときの信号SW1～SW3のタイミングチャートを示す。電源検出回路1内の基準電圧値VZ1及びVZ2は、 $VZ1 > VZ2 > \text{論理レベル0}$ となるように設定しておく。また、電源電圧(Pwr)の電圧低下がVZ1からVZ2への到達時間>1フレーム周期となるように、液晶表示装置内部の電源電圧(Pwr)へのバスコン13の容量を設定しておく必要がある。

【0025】図5に、スイッチ回路2～5を制御する信号SW1が論理レベル0の状態、SW1が論理レベル1の状態、すなわち液晶パネル6内部の全TFTのゲートをオン状態にして、各画素電極の保持電荷を零にする信号書き込みを行う場合の駆動回路の等価回路を示す。図5では信号線ドライバー8、ゲートドライバー9における1画素分の等価回路を示してある。

【0026】図5に示す回路の場合、論理回路は動作している状態であり、アナログ電圧(Vana)やゲート電圧(Vg)が多少変動するものの、信号線ドライバー8やゲートドライバー9は動作可能である。SW1信号が論理レベル0の状態となった場合には、スイッチ回路4により信号線ドライバー8への基準信号入力は接地電位となるため、表示コントローラ7から信号線ドライバー8へ入力される表示信号SIGにかかわらず、信号

線ドライバー8から液晶パネル6の画素電極に入力する信号電圧は0ボルト(接地電位)となる。また、SW1信号が論理レベル0の状態となった場合には、スイッチ回路3により液晶パネル6の対向電極が接地電位に接続されるため、対向電極電位が0ボルト(接地電位)となる。さらに、SW1信号が論理レベル0の状態となった場合には、SW3信号が同時に論理レベル1となるため、表示コントローラ7はゲートドライバー9へ供給する走査開始信号(STV)を常時オン(論理レベル1)にし、液晶パネル6内部の全TFTのゲートをオン状態にする。

【0027】以上のように、液晶パネル内部の全TFTのゲートはオン状態となり、信号線電位及び対向電極電位が接地電位となる。したがって、各画素の液晶容量C_{lcp}及び信号線対向電極間容量C_{lcs}に蓄積された電荷を全て放電することができる。

【0028】次に、SW1及びSW2信号ともに論理レベル0の状態となった場合の等価回路を図6に示す。この場合、信号線ドライバー8、ゲートドライバー9ともにスイッチ回路を通じて接地電位に接続されるため、液晶パネル6の各端子とグラウンド間のインピーダンスを低下させることができる。従って、電源(Pwr)電圧が突然低下し、SW1信号が論理レベル0の状態、SW2信号が論理レベル1の状態の時間を十分に取れなかった場合、つまり液晶パネル6内部の残留電荷を十分に放電できなかった場合でも、液晶パネル6の各端子とグラウンド間のインピーダンスを低下させることができるため、電荷の残留時間を従来よりも短くすることができる。また、通常の構成の液晶駆動回路に比べて液晶パネルと駆動回路間のインピーダンスが低くできるため、静電対策効果も向上する。

【0029】次に、本発明の第2の実施形態として、電源オフ状態を検出する他に電源オフの情報が液晶表示装置外部から与えられる場合について、図7に示したブロック図を用いて説明する。

【0030】図7の例では、外部から電源オフの信号Poff(論理レベル0)が与えられている。本例が図1の例と異なっている点は、電源検出回路1の構成である。図8に図7に示した液晶表示装置に使用する電源検出回路1の回路構成を示す。すなわち、図8に示した電源検出回路1の構成例では、電源オフ状態を電源検出回路1自体で検出する他、電源オフの信号Poffも電源検出回路1で検出するようになっている。したがって、本例では、電源の変動又は外部からの電源オフ信号Poffのいずれかにより、液晶駆動回路の低インピーダンス化を行うことになる。

【0031】次に、本発明の第3の実施形態を図9を参照して説明する。本例は、表示コントローラ7から信号線ドライバー8に供給される表示信号SIGを接地レベルの信号に対応した値に切り換えることにより、液晶

パネル内部の残留電荷を零にするものである。

【0032】図9の構成例では、SW1信号が論理レベル0の状態、SW2信号が論理レベル1の状態の場合（図4参照）に、表示コントローラ7ではSW3信号（論理レベル1）により、ゲートドライバ9へ供給する走査開始信号（STV）を常時オン（論理レベル1）にするとともに、信号線ドライバ8へ供給する表示信号SIG、同期信号STH、クロック信号CPH、出力制御信号OEXなどのすべての論理信号を常時接地レベル（または最も接地レベルに近い表示信号となる値）に固定する。これにより、液晶パネル内部の全TFTのゲートはオン状態となり、信号線電位及び対向電極電位が接地電位となる。

【0033】したがって、各画素の液晶容量 V_{lc} 及び信号線対向電極間容量 V_{ls} に蓄積された電荷を全て放電することができる。また、スイッチ回路の数を削減できるため、液晶駆動回路の低インピーダンス化回路を安価に実現できる。

【0034】なお、上記各実施形態において、電源オフ状態等を検出した場合に、上記各実施形態で説明した信号線ドライバやゲートドライバに対する入力（所定電位）への切り換えに加え、信号線ドライバやゲートドライバへのさらに他の入力を所定の電位（接地電位）に切り換えるようにしてもよい。その他、本発明はその趣旨を逸脱しない範囲内において種々変形して実施することが可能である。

【0035】

【発明の効果】本発明によれば、電源のオフ状態又は異常状態を検出したときに、駆動回路の入力や出力を所定の電位に切り換えることにより、各画素の容量成分に蓄積されている電荷を素早く放電することができ、液晶材料の劣化や焼き付きなどの画質低下を防止することが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る液晶表示装置の構成を示したブロック図。

【図2】図1に示した電源検出回路の構成例を示した図。

【図3】図1に示したスイッチ回路の構成例を示した図

【図4】本発明の第1の実施形態における電源検出回路の動作タイミングについて示した図。

【図5】本発明の第1の実施形態における接地電位書き込み時の等価回路を示した図。

【図6】本発明の第1の実施形態における電源オフ時の液晶駆動回路の等価回路を示した図。

【図7】本発明の第2の実施形態に係る液晶表示装置の構成を示したブロック図。

【図8】図7に示した電源検出回路の構成例を示した図。

【図9】本発明の第3の実施形態に係る液晶表示装置の構成を示したブロック図。

【図10】従来技術に係る液晶表示装置の構成を示したブロック図。

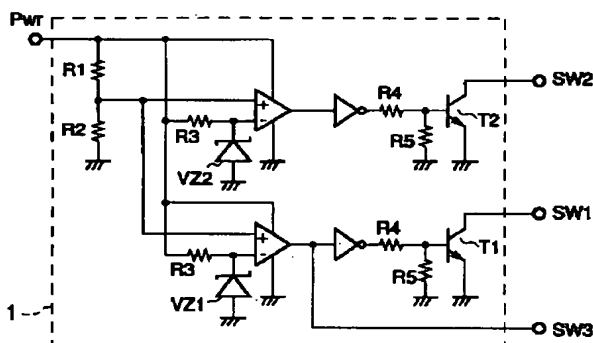
【図11】従来技術に係る液晶表示装置において電源オフとなった瞬間の等価回路を示した図。

【図12】従来技術に係る液晶表示装置の電源オフ時の液晶駆動回路の等価回路を示した図。

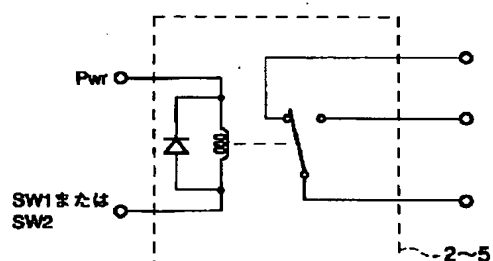
【符号の説明】

- 1…電源検出回路
- 2、3、4、5…スイッチ回路
- 6…液晶パネル
- 7…表示コントローラ
- 8…信号線ドライバ
- 9…ゲートドライバ
- 10…DC/DCコンバータ
- 11…対向電極駆動回路
- 12…基準信号発生回路
- 13…電源電圧用パスコン

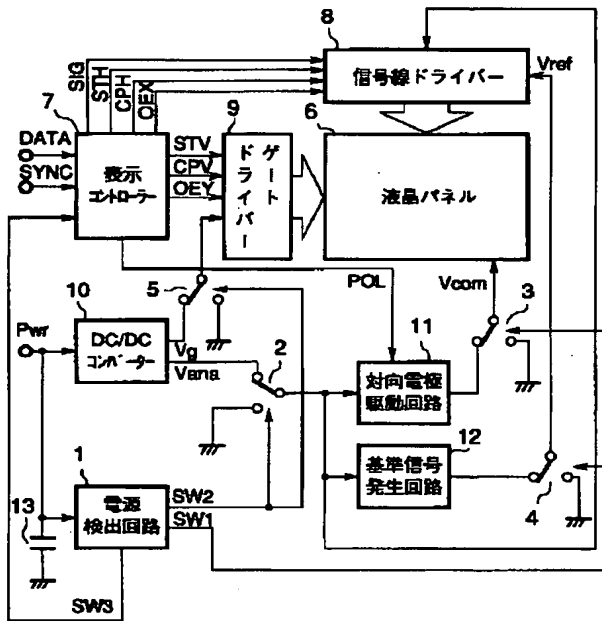
【図2】



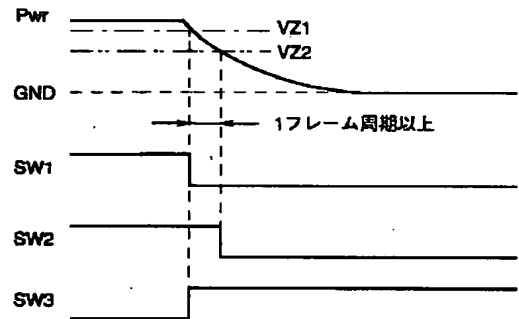
【図3】



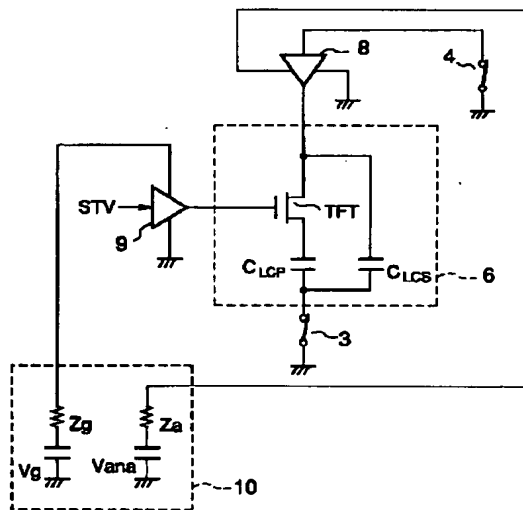
【図1】



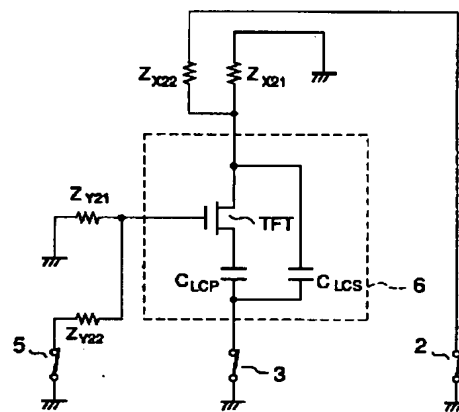
【図4】



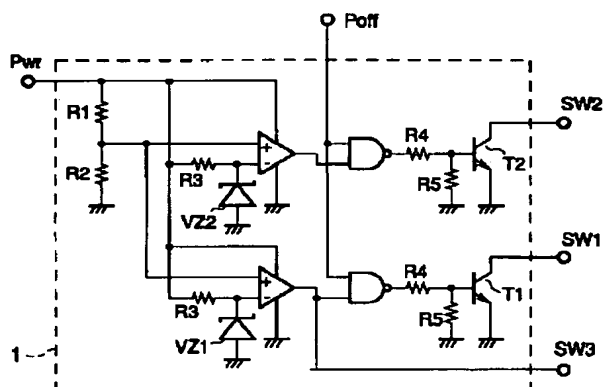
【図5】



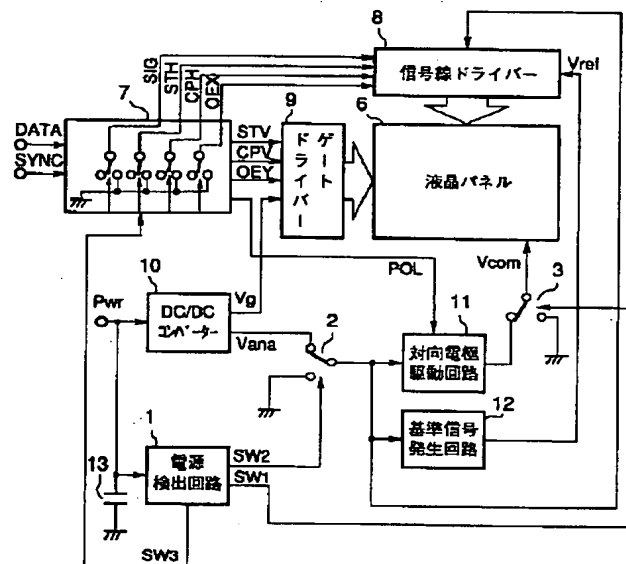
【図6】



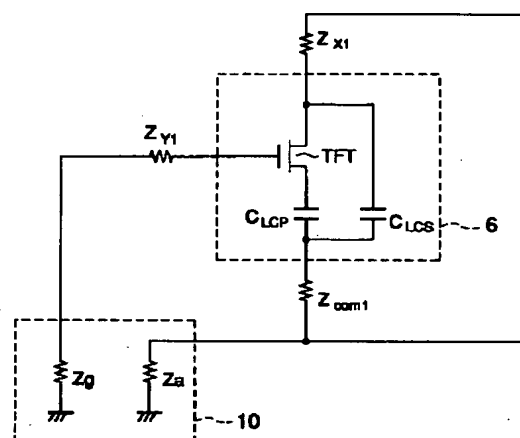
【図8】



【図9】



【図 1 1】



【図 12】

